

**FITXA IDENTIFICATIVA****DADES DE L'ASSIGNATURA**

**Codi:** 46802  
**Nom:** Sistemes Embeguts  
**Cicle:** Màster Universitari Oficial / Postgrau doctorat  
**Crèdits ECTS:** 4,5  
**Curs acadèmic:** 2025-26

**TITULACIONS**

Titulació	Centre	Curs	Període
2269 - Máster Universitari en Enginyeria Electrònica	Escola Tècnica Superior d'Enginyeria	1	Segon quadrimestre

**MATÈRIES**

Titulació	Matèria	Caràcter
2269 - Máster Universitari en Enginyeria Electrònica	Sistemes Digitals	OBLIGATÒRIA

**COORDINACIÓ**

TORRES PAIS JOSE GABRIEL

**RESUM**

Esta assignatura ensenya a l'alumne totes les etapes del codiseny hardware/software per al desenvolupament de sistemes embeguts, centrant-se especialment en els sistemes reconfigurables basats en FPGAs amb microprocessadors hardware (SoC).

Els continguts de l'assignatura són els següents:

- Sistemes programables embeguts.
- Arquitectura de les famílies de sistemes programables.
- Microprocessadors embeguts.
- Eines de disseny.
- Perifèrics dels sistemes embeguts.
- Aplicacions en dades, àudio i vídeo.
- Disseny de solucions comercials.
- Aplicacions en components típics de comunicacions.

**CONEIXEMENTS PREVIS**



## RELACIÓ AMB ALTRES ASSIGNATURES DE LA MATEIXA TITULACIÓ

No s'ha especificat restriccions de matrícula amb altres assignatures del pla d'estudis.

## ALTRES TIPUS DE REQUISITS

És convenient que els alumnes tinguen un coneixement bàsic del llenguatge de descripció hardware VHDL.

És necessari que els alumnes tinguen una competència bàsica amb el llenguatge de programació C.  
És necessari que els alumnes tinguen coneixements sòlids de sistemes digitals programables.

## COMPETÈNCIES / RESULTATS D' APRENTATGE

-

Adquirir aptituds professionals i habilitats de cooperació adequades per a l'exercici de la professió en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

Conèixer les tècniques avançades de propagació de senyals i dades mitjançant suport físic per a garantir la integritat del senyal, posant l'accent en l'estudi de casos pràctics.

Demostrar una comprensió sistemàtica de coneixements i un domini d'habilitats tècniques, personals, socials i metodològiques en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

Dissenyar sistemes i processos que complisquen unes especificacions des de diferents punts de vista: electrònic, normatiu, econòmic, social, ètic i mediambiental.

Identificar, formular i resoldre problemes en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

Interpretar la documentació tècnica i la normativa reguladora d'equips i sistemes en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

Manejar programari i maquinari especialitzat, així com entorns de disseny, simulació i programació en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

Modelar i simular matemàticament en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

Projectar, calcular i dissenyar productes, processos i instal·lacions en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

Realitzar una anàlisi crítica, avaluació i síntesi d'idees noves per a resoldre problemes en entorns complexos o poc coneguts dins de contextos més amplis en l'àmbit de l'enginyeria electrònica i camps multidisciplinaris afins.

## DESCRIPCIÓ DE CONTINGUTS



## 1. Desenvolupament de sistemes embeguts a nivell bàsic

1. Introducció al disseny de sistemes embeguts utilitzant Zynq i Vivado
2. Lab 1: Disseny hardware bàsic
3. Arquitectura Zynq
4. Estenent el sistema embegut amb la lògica programable
5. Lab 2: Afegint IPs en la lògica programable
6. Afegint perifèrics propis
7. Lab 3: Creant i afegint perifèrics propis
8. Entorn de desenvolupament de software
9. Lab 4: Escrivint aplicacions software bàsiques
10. Desenvolupament i depuració de software
11. Lab 5: Depuració de software utilitzant SDK

## 2. Desenvolupament de sistemes embeguts a nivell avançat

1. Revisió del disseny de sistemes embeguts en Zynq utilitzant Vivado
2. Lab 1: Crear un sistema embegut complet
3. Arquitectura Zynq avançada
4. Depuració del sistema utilitzant Vivado Logic Analyzer i SDK
5. Lab 2: Depuració utilitzant Vivado Logic Analyzer
6. Interfícies de memòria
7. Lab 3: Estenent l'espai de memòria amb BRAM
8. Interrupcions
9. Baixa latència i gran ample de banda
10. Lab 4: Accés directe a memòria utilitzant CDMA
11. Configuració del processador i Bootloader
12. Lab 5: Configuració i inici del sistema
13. Perfilat i optimització de rendiment
14. Lab 6: Perfilat i optimització de rendiment

## VOLUM DE TREBALL (HORES)

### ACTIVITATS PRESENCIALS

Activitat	Hores
Teoria	20,00
Laboratori	25,00
<b>Total hores</b>	<b>45,00</b>

### ACTIVITATS NO PRESENCIALS

Activitat	Hores
Assistència a altres activitats	0,00
Elaboració de treballs individuals o en grup	0,00
Estudi i treball autònom	15,00
Preparació de classes	35,00



Preparació d'activitats d'avaluació	10,00
Resolució de casos pràctics	7,50
<b>Total hores</b>	<b>67,50</b>

## METODOLOGIA DOCENT

Les activitats formatives es desenrotllaran d'acord amb la distribució següent:

a) Activitats teòriques.

Descripció: En les classes teòriques es desenrotllaran els temes proporcionant una visió global i integradora, analitzant amb major detall els aspectes clau i de major complexitat, fomentant, en tot moment, la participació de l'estudiant.

b) Activitats pràctiques.

Descripció: Complementen les activitats teòriques amb l'objectiu d'aplicar els conceptes bàsics i ampliar-los amb el coneixement i l'experiència que vagen adquirint durant la realització dels treballs proposats. En general es realitzaran en grup, per a potenciar les habilitats de treball en equip dels alumnes. Comprenen els següents tipus d'activitats presencials:

- Pràctiques de laboratori.
- Sessions de discussió i resolució de problemes i exercicis prèviament treballats pels estudiants.

c) Treball personal de l'estudiant.

Descripció: Preparació de classes teòriques, pràctiques i exàmens (estudi). Esta tasca es realitzarà de manera individual i intenta potenciar el treball autònom.

d) Avaluació.

Descripció: S'avaluarà de manera contínua l'exercici dels estudiants en les sessions pràctiques, i al finalitzar el curs es realitzarà en examen final teòric/pràctic.

e) Tutories programades (individualitzades o en grup).

Descripció: L'objectiu d'estes serà el d'orientar i resoldre quants dubtes apareguen. Per a això l'alumne haurà de plantejar-les, permetent-li d'esta manera revisar el seu procés de treball.

S'utilitzaran les plataformes d'e-learning (Aula Virtual) com a suport de comunicació amb els estudiants. A través d'ella es tindrà accés al material didàctic utilitzat en classe, així com els problemes i exercicis a resoldre.



## AVALUACIÓ

En la **primera convocatòria** la matèria s'avaluarà de manera contínua, de la manera següent:

- SE3 - Avaluació continuada: Avaluació contínua de les activitats realitzades a partir de la resolució de les qüestions plantejades en les sessions teòrico/pràctiques (50%). Aquesta activitat no és recuperable.
- SE1 - Prova objectiva: Examen consistent en la realització d'un projecte basat en l'aprenentatge i desenvolupament de l'assignatura, així com en la resposta a qüestions teòrico/pràctiques (50%).
- Per a superar l'assignatura serà necessari obtenir una nota mínima de 4 (sobre 10) tant en l'avaluació de les activitats com en l'examen.

En la **segona convocatòria** tan sols es realitzarà l'examen teòric/pràctic, i es mantindrà la nota de l'avaluació contínua de les activitats obtinguda en la primera convocatòria.

La còpia o plagi manifest de qualsevol activitat que forma part de l'avaluació suposarà la impossibilitat de superar l'assignatura, sotmetent-se seguidament als procediments disciplinaris oportuns indicats en el **PROTOCOL D'ACTUACIÓ DAVANT PRÀCTIQUES FRAUDULENTES A LA UNIVERSITAT DE VALÈNCIA (ACGUV 123/2020)**.

En qualsevol cas, el sistema d'avaluació es regirà per l'establert en el Reglament d'Avaluació i Qualificació de la Universitat de València per a Graus i Màsters. (<https://webges.uv.es/uvTaeWeb/MuestraInformacionEdictoPublicoFrontAction.do?accion=inicio&idEdictoSeleccionado=5639>).

## BIBLIOGRAFIA

- Pong P. Chu, FPGA prototyping by VHDL Examples: Xilinx Spartan-3 version
- Dennis Silage, Embedded Design using Programmable Gate Arrays
- Louise H. Crockett, The Zynq Book
- Uwe Meyer-Baese, DSP with FPGAs: VHDL Solution manual
- F. Vahid, T. Givargis, Embedded System Design: A unified HW/SW introduction
- K. Chapman, Creating embedded microcontrollers (Programmable state machines)
- Louise H. Crockett, Exploring Zynq MPSoC

